

教學用邏輯分析儀之設計

張良德*

壹、前言
貳、系統架構
參、硬體系統設計
肆、軟體系統設計
伍、結論

摘要

在電子工程的發展上，數位電路日益增多，而以數位電路為主的儀表，也日形重要。本文主要是設計一部合乎教學使用的邏輯分析儀，協助同學能有效地使用分析儀，以解決在數位系統上的問題，進而增強教學效果。

本文分析儀是以微電腦為基礎發展而成，其中硬體線路皆模組化且所有功能全由鍵盤操作。具有價格低廉、操作簡單、發展性高、可攜帶性、學習容易等特色。文中在硬體系統設計、軟體系統設計，皆有詳細討論。

關鍵字：邏輯分析儀

*張良德：電子科專任講師

一、前言

目前電子工業正快速地發展，在新的電子產品中，數位電路的使用大量增加。尤其是具備有微處理機的電路，其功能皆大大的增強，遠超過以往幾個邏輯閘電路的功能。而在發展微處理機或微電腦等數位系統電路過程中，所需的儀器設備也非以時域為基礎的設備所能滿足，如欲分析高頻時序變化或偵錯等等。因此，面對工作於數據領域中的數位儀表，乃因應而生，以利快速且有效地解決數位系統上的問題。

對硬體而言，分析數位邏輯電路的儀表，首推邏輯分析儀。由於以往運用示波器對數位電路觀察波形，分析線路動作原理，無法很快速簡便地偵錯，而數位邏輯之波形大多數不規則，從示波器的螢幕上看到的波形，為一個非常模糊的頻帶如地址匯流排之波形。反觀，分析儀可以直接提取線路上很多點，將動態的訊號凍結成靜態的波形，加以互比較分析，是一種非常有用的分析工具。

邏輯分析儀基本上是由收集部分、儲存部分、控制部分、顯示部分等四個基本方塊所構成。以便使測試結果之資料，精確而易懂的顯示出來。其應用的範圍相當廣泛，如在數位邏輯電路上可提供多通道的資料輸入，以儲存、顯示及比較各通道的時序波形，做為電路偵測、分析、比較之檢修或設計。在微電腦硬體系統上，可對待測之地址匯流排、資料匯流排及控制訊號提供分析及偵測，以做為硬體系統之檢修或原型系統設計之分析、偵錯。另對做微電腦 I/O 資料轉移之控制訊號分析、比較及偵錯亦是最佳的工具。在軟體程式方面亦可提供程式指令之比較、找尋及偵測等應用。

一般而言，邏輯分析儀之能力與功能，由下列幾項特性或規格來界定其應用範圍。[1][2][3][4][5][13][14]

1. 輸入頻道數。
2. 記憶深度。
3. 內部取樣速度。
4. 同步與非同步操作。
5. 字語辨認。
6. 顯示模式。
7. 雜訊脈衝之提取。
8. 數位延遲。
9. 具攜帶式可顯示各種微處理機之組合語言。

在學校電子實習教學如數位系統實習、專題製作等，其數位電路日趨複雜且工作頻率已由數 KHZ 提高至數百 KHZ 甚至幾個 MHZ 不等，需要使用分析儀的機會相當多。但由於高功能的分析儀價格相當昂貴，非一般學校所能負擔，而其設計、操作皆為研究機構所需要，因此較不適合學校教學使用。另市面上分析卡雖然價格較低，但其功能常常不能滿足需要。尤其在儀表教學，而有實例剖析、分析其內部軟體設計及動作原理，但基於市場機密，往往無詳細資料可供參考。因此，設計製作出一部教學用邏輯分析儀，滿足教學需要，提高教學效果，縮短學校與業界技術差距，是本文的主要動機及目的。

二、系統架構

本邏輯分析儀是以 IBM - PC 之鍵盤為命令來源（即輸入命令處），以 RS -

232C 當作傳送介面將輸入之命令送至控制電路。控制電路則依命令分別控制其他電路。當控制命令下達完成後，各電路則依其所接收之命令開始進行工作。資料整形緩衝電路負責將其抽樣所得資料給予整形，並保持一段時間，以便記憶電路之讀取、觸發電路則負責控制觸發之時機及分辨命令是內部觸發或是外部觸發。脈衝產生電路則負責產生內部觸發時所須之抽樣頻率。目前本系統最高之內部基準抽樣頻率為 17.43MHZ。

在系統各電路完成工作後，控制電路會將抽樣所獲得資料，由記憶電路中取出，經 RS - 232C 介面傳至 IBM - PC，IBM - PC 再將資料經軟體處理後，由 CRT 以各種型態顯示出來，供使用者分析。另系統必須備有供本身使用之 +5V 電源及供 RS - 232C 使用之 12V 電源。圖 2 - 1 為本分析儀之系統方塊圖。

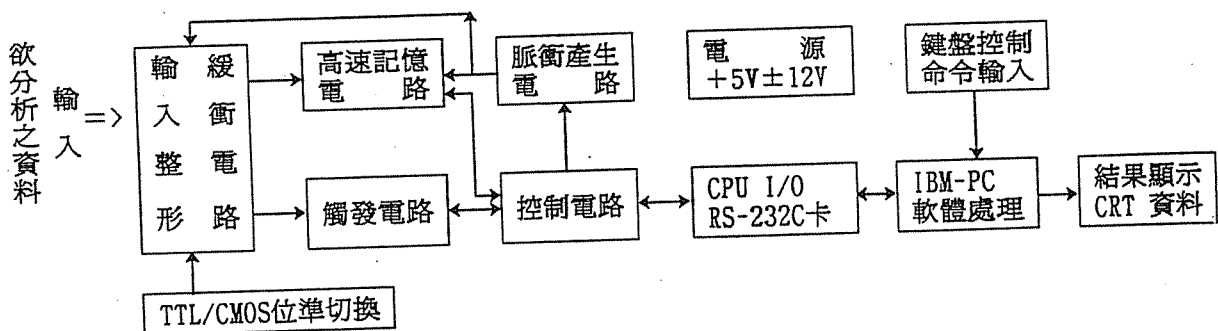


圖 2 - 1 系統方塊圖

系統在使用時，基準抽樣頻率必須較待測電路之工作頻率高，如此才能測得較為精準之結果。而本電路擁有 17.34 MHz 之最高抽樣頻率，較一般工作頻率在 5 MHz 以下之數位系統或微處理機高許多，因此可正確的分析其時序，滿足教學需要。

三、硬體系統設計

本系統內之硬體結構，依其工作性質區分，可分為：1. 輸入整形電路，2. 高速記憶電路，3. 控制電路，4. 觸發電路，5. 振盪電路等五大單元。各單元電路設計與動作原理說明如下：

3 - 1 輸入整形電路

由於此電路必須具有將資料整形及保存整形後之資料等功能，故可選用 74S374。因為 74S374 是一個由 8 個 D 型正反器所組成，可利用其暫存之特性，將資料保持，以供記憶器記憶及觸發電路之比較電路使用。

圖 3 - 1 所示為 8 軌之輸入整形緩衝電路。當開始抽樣時，控制電路送一低電位至 74S374 之 \overline{OC} 腳，以允許資料進入，而資料則依抽樣頻率進入 74S374。

3 - 2 高速記憶電路

此一電路應包含三個部分，即地址產生電路、記憶電路及讀取長度控制電路。其中地址產生電路是由 3 個 74S163 所組成，用來提供記憶位址。記憶器為 2148 是一個 NMOS 之 SRAM，其容量為 $1K \times 4$ ，用來儲存抽樣資料。讀取長度控制電路亦是由 3 個計數 IC (74S163) 所組成，以計算讀取長度。

控制電路首先要設定讀取長度。在讀取長度設定完成後即觸發 U1a 使位址產生

電路動作，同時 SRAM 開始記錄資料，當記憶位址超出 SRAM 之容量時，U8a 將被設定為 Hi。而外部或內部觸發訊號來時，U1b 將被設定以允許讀取長度計數器動作。一旦讀取完時，即同時清除 U1a U1b，使位址停止產生，到此讀取便算完成。圖 3-2 所示為高速記憶電路。其中 74S175 為 4 個 D 型正反器所組成之 IC，用以保存抽樣選擇資料。

3-3 控制電路

此一部分之主體是由一個 8031CPU 所控制。利用此一微處理機並配合一些週邊 IC 及解碼電路，即構成整個控制電路。如圖 3-3 控制電路。

本機串列埠之傳輸速率設定由外在的指撥開關設定，經由一個 I/O 位址來讀入。其各位元所代表之意義，如表 3-1 所示。

為了改變目前的抽樣頻率，分析儀可借由鍵盤設定，透過系統軟體（在 IBM PC 上）藉由串列埠（RS232）傳至分析儀，來更改 8031 對 8253（可程式之計時計數器）之設定，令 8253 之輸出振盪頻率改變，因而改變分析儀的抽樣頻率，即 OUT1，OUT2 則供計頻用，以確定目前之抽樣頻率。

74138 (1) 用來作系統硬體的解碼，並藉由系統命令控制由 74154 與 74138 (2) 來完成。74154 負責參數下達時之解碼，74138 (2) 負責讀入參數命令時的解碼。故在 MOVX @R，A 指令下達時由 74154 解碼，而在 MOVX A，@R 指令下達時由 74138 (2) 解碼。

表 3-1 系統開關之功能表

bit7	bit6	bit5	速率	bit4	bit3	bit2	傳送位元	同位類型	STOP BIT數
0	0	0	300	0	0	0	7	偶	2
0	0	1	600	0	0	1	7	奇	2
0	1	0	1200	0	1	0	7	偶	1
0	1	1	xxxx	0	1	1	7	奇	1
1	0	0	2400	1	0	0	8	無	2
1	0	1	4800	1	0	1	8	無	1
1	1	0	9600	1	1	0	8	無	1
1	1	1	19200	1	1	1	8	偶	1

3-4 觸發電路

觸發電路包含兩部份，一為觸發選擇電路，另一為內部觸發比較電路，以下對二部份電路做說明。

(一) 觸發選擇電路：由於觸發選擇必須選擇內部觸發（同字組觸發）或外部觸發。在外部觸發的情況下又必須選擇正緣或負緣觸發，因此採用較為簡單之繼電器電路，並由 74S374 保持觸發選擇命令，如圖 3-4。當命令自控制電路下達至 74S374 後，將保存於 74S374 之輸出來控制繼電器是否動作，以達選擇觸發方式。當 74S374Q7 的輸出為 Hi 時，Q1 導通為選擇內部觸發；Q7 為 Low 時則為外部觸發。Q6 為 Hi 時，Q2 導通為選擇正緣觸發；Q6 為 Low 時，則是負緣觸發。

(二) 觸發比較電路：如圖 3-5。圖中 74374(a) 保存觸發比較字組之用；74373(b) 則用來保存比較位元選擇資料之用；74S08 其功能在將不須比較之位元刪除，以免除比較時之錯誤。74S85 則用來比較觸發字組與抽樣資料是否相等。在兩者相等時，S85 之 A=B 腳會輸出 Hi 至 X0、X1 均為 Hi，因而導至觸發訊號的產生。

3-5 振盪電路

振盪電路是由一個 17.43MHZ 之石英晶體，為主的石英振盪電路，其輸出頻率為

17.43MHZ，此一輸出經由 74S74，74393 除頻後，供 74S151 選擇輸出，如圖 3-6 所示。

74393 為二個 16 進制計數器所組成之 IC，此電路係用來除頻，作除頻器用。74S151 為 8 對 1 多工器用來選擇抽樣頻率。表 3-2 即為頻率選擇輸出表。

表 3-2 頻率選擇輸出表

C	B	A	抽 樣 頻 率
0	0	0	136.25 KHZ
0	0	1	272.50 KHZ
0	1	0	545.00 KHZ
0	1	1	1.09 MHZ
1	0	0	2.18 MHZ
1	0	1	4.36 MHZ
1	1	0	8.72 MHZ
1	1	1	17.43 MHZ

硬體系統設計全圖如圖 3-7 所示。

四、軟體系統設計

本分析儀系統之軟體分為二大部份：一為 IBM-PC 之處理軟體，二為系統軟體。IBM-PC 之處理軟體，其功能包含讀入命令、傳送命令、接收資料、印出結果、及儲存結果等。系統軟體則為分析儀本身之控制程式，其功能包含接收 IBM-PC 之命令，對各單元命令之下送，及傳送結果等。以下即分別對 IBM-PC 之處理軟體及系統軟體做說明。

4-1 IBM-PC 處理軟體

如圖 4-1 為處理軟體之控制流程。當程式開始執行時，首先會要求使用者輸入控制字。當控制字輸入後，依此控制字至各副程式進行處理。當副程式執行完成後，即回到開始處，重新要求讀入控制字。

各控制字所表示之副程式，其功能說明如下：

T(Timing)：將抽樣所得之資料，以時序圖方式顯示在螢幕上，時序之通道可由命令 F 設定。

S(State)：將抽樣所得之資料，以十進制、二進制、十六進制及 ASCII 碼之方式顯示在螢幕上，顯示之軌道數可由命令 F 設定。

P(Printer)：將抽樣所得之資料，由列表機印出。其必須設定參數為印出長度及起始位址，印出資料型式。皆須由命令 F 預先設定。

D(DOS)：負責呼叫磁碟系統，以便將抽樣結果存入磁片中，留至以後分析。或將以前存入之抽樣結果取出，供使用者分析。

F(Format)：用來規化顯示資料及顯示情況和列表規格。如顯示時序圖之通道數目，及設定基準通道，和列表位元數、方式等資料。

G(Trigger)：設定分析儀之觸發型式及觸發參數，和抽樣頻率。如內部或外部觸發，內部觸發之字組設定，外部觸發為正緣或負緣，及抽樣頻率之大小。

R(Run)：執行分析儀。其功能在將設定完成之資料送至分析儀及接收分析儀傳回來之抽樣結果。

Q(Quit)：離開本程式。

4-2 系統軟體

系統軟體其功能在接收 IBM-PC 所傳來之參數，並將參數分送至各單元（電路）

；及工作完成後，將資料傳回給 IBM - PC 顯示。

圖 4 - 3 為系統軟體流程圖。當分析儀開機後，必須先規化 8253IC，以便接收 IBM - PC 所傳來之資料，在資料收完成後，即開始控制各電路以便執行抽樣之工作。在抽樣進行時，必須檢查兩件事：一、抽樣完成否，二、IBM - PC 是否有再送一字元來。若有則需重新接收資料。在抽樣完成後，則須將抽樣結果傳回 IBM - PC 以供使用者分析。

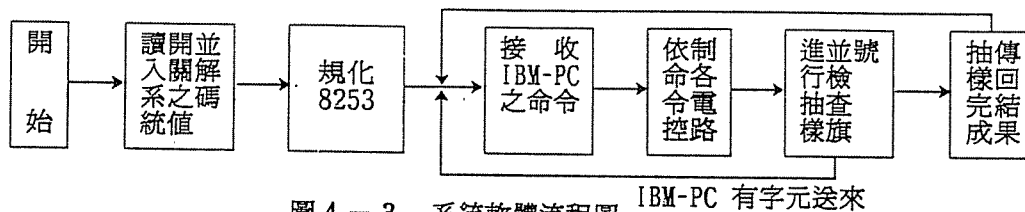


圖 4 - 3 系統軟體流程圖

五、結 論

目前邏輯分析儀已廣範地被使用，但在學校教學中，由於其價格昂貴，很少有機會使用，而往往忽略了它的價值與功能，不僅影響學生所學無法充分發揮，而且造成社會與學校間技術差距愈來愈大。因此一部價格便宜且功能合乎實際教學需要成為本文所欲解決的問題。為達成此目的，文中設計一部以微電腦為基礎的分析儀，其中微電腦採用 IBM - PC 主要原因是一方面能夠物盡其用，另一方面讓同學能自製儀器，從實作中發現問題，解決困難，體驗理論與實際間的差距，達到學習目的，亦是技術職業教育的目標。

文中設計之分析儀，其功能與特色如下：

一、功能方面：

1. 最大取樣的通道數：32 CH
2. 每通道的記憶深度：1 Kbit
3. 顯示幕最大顯示通道數：20 CH
4. 內部取樣頻率上限：17.34 MHZ
5. 取樣模式：具同步與非同步兩種模式。
6. 觸發功能：具字組觸發與外部觸發兩種功能。
7. 顯示模式：時序圖、狀態圖各一組。
8. 資料顯示之格式設定：二進位、十進位、十六進位及 ASCII 等四種。
9. 雜訊脈衝之抓取：0.1ns 以上。
10. 觸發延遲：具前觸發與後觸發功能，由軟體設定。

二、特色方面：

1. 造價便宜，學校可自製多部，供有關數位系統實習或微電腦實習使用，以增加對邏輯分析儀功能的認識及使用。
2. 可作為儀表教學的教具，實際剖析其動作原理，以瞭解到詳細的設計的方法。
3. 由於具有儲存及印表能力，可將時序和狀態資料儲存或印表，做為硬體教學時的教助，使教學更為生動，同學更易瞭解。
4. 結構化系統可以擴充應用軟體，如 DISASSEMBLER，來增強分析儀的功能。
5. 分析儀所有功能操作全部採用鍵盤鍵入，操作簡單，容易學習。

6. 分析儀中微電腦部分，可換接其它機種，如 IBM — PC 可使用學校原有舊的微電腦，不必另購。僅須改變介面電路及軟體程式，硬體部份不需改變。

三、抽樣頻率之改良：

由於記憶體有存取時間之限制，要想提高抽樣頻率就必須採用分工方式。換句話說，即採用兩組記憶並將抽樣頻率分割，使二組記憶體可交互記憶，以達到提高抽樣頻率之目的。

參考文獻

1. 明偉，邏輯分析器(一)、(二)、(三)、(四)，無線電技術，131期至135期，1983至1984。
2. 郭球，簡單實用邏輯(一)、(二)，無線電技術，140期至141期，1984至1985。
2. 賴茂富，LA — 8 迷你邏輯分析儀使用手冊，中儀科技公司，民國72年6月。
4. 教育部，七十四學年度微電腦硬體設計競賽檢討報告，民國75年6月。
5. 明志工專電機科，簡易邏輯分析儀硬體／軟體，使用手冊，民國74年。
6. 鍾富昭，8051/8052 系列原理介紹與產品設計，全華科技圖書公司，民國79年6月。
7. 陳鴻進，8031 實習與專題製作，資堯有限公司，民國81年6月。
8. 蕭燈鋪，8051 單晶片微電腦原理與實作，維科出版社，民國81年9月。
9. 蔡文能，PCXT/AT 組合語言 8088/8086，松崗電腦圖書資料有限公司，民國75年5月。
10. 施威銘，IBM 80 × 86，組合語語實務，旗標出版有限公司，民國78年5月。
11. 歐陽起鵬，顏永和，Turbo C 程式入門，格致圖書公司，民國81年8月。
12. 陳原森，C 語語程式製作，儒林圖書公司，民國83年1月。
13. CLK — 2400 100MHZ 邏輯分析儀卡，電子情報，83期，1986。
14. Arium, Operating manual for ML 4100 Logic analyzer，托福電子股份有限公司，1986。
15. Douglas V. Hall, Microprocessors and interfacing and hardware，新月圖書公司，1986。

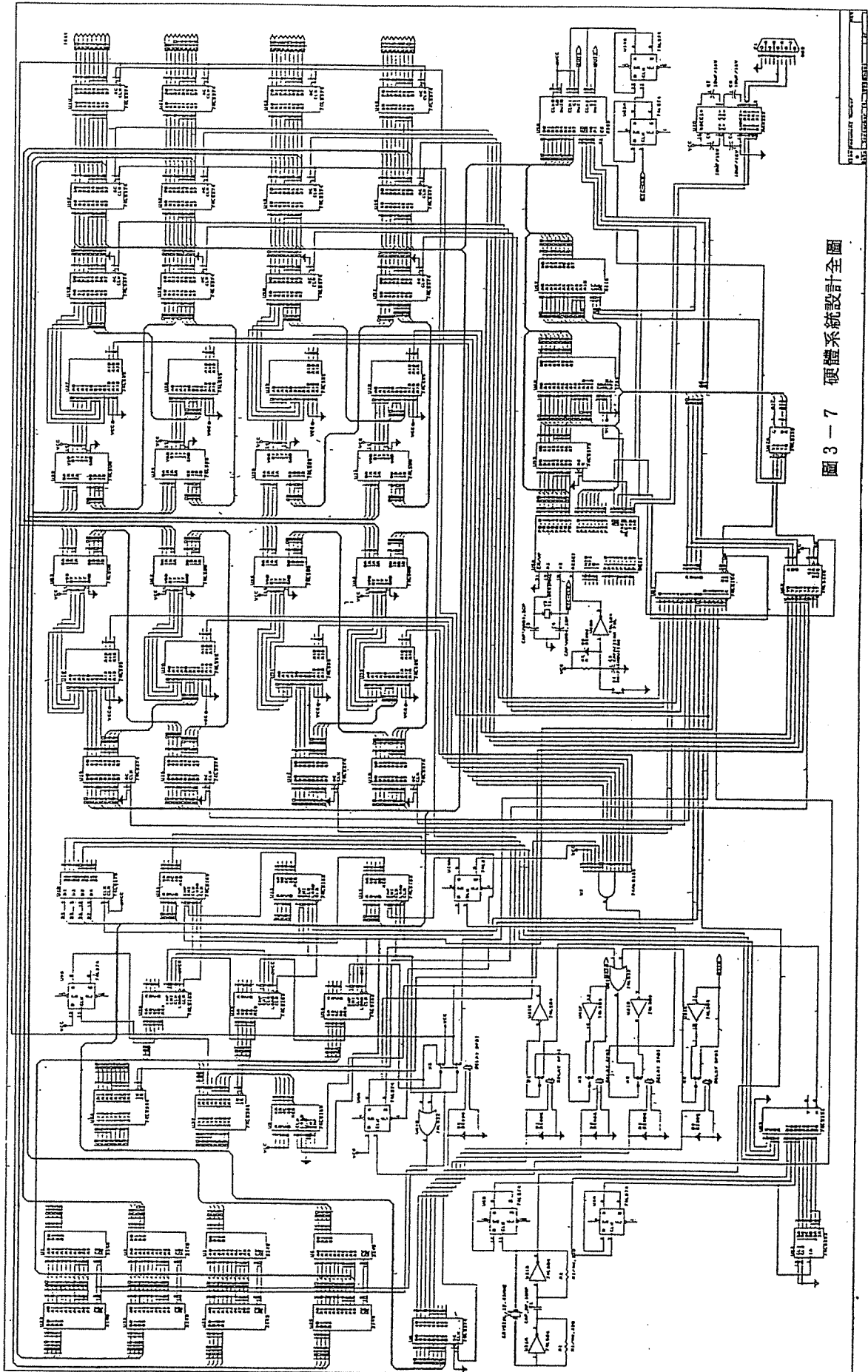


圖 3-7 硬體系統設計全圖

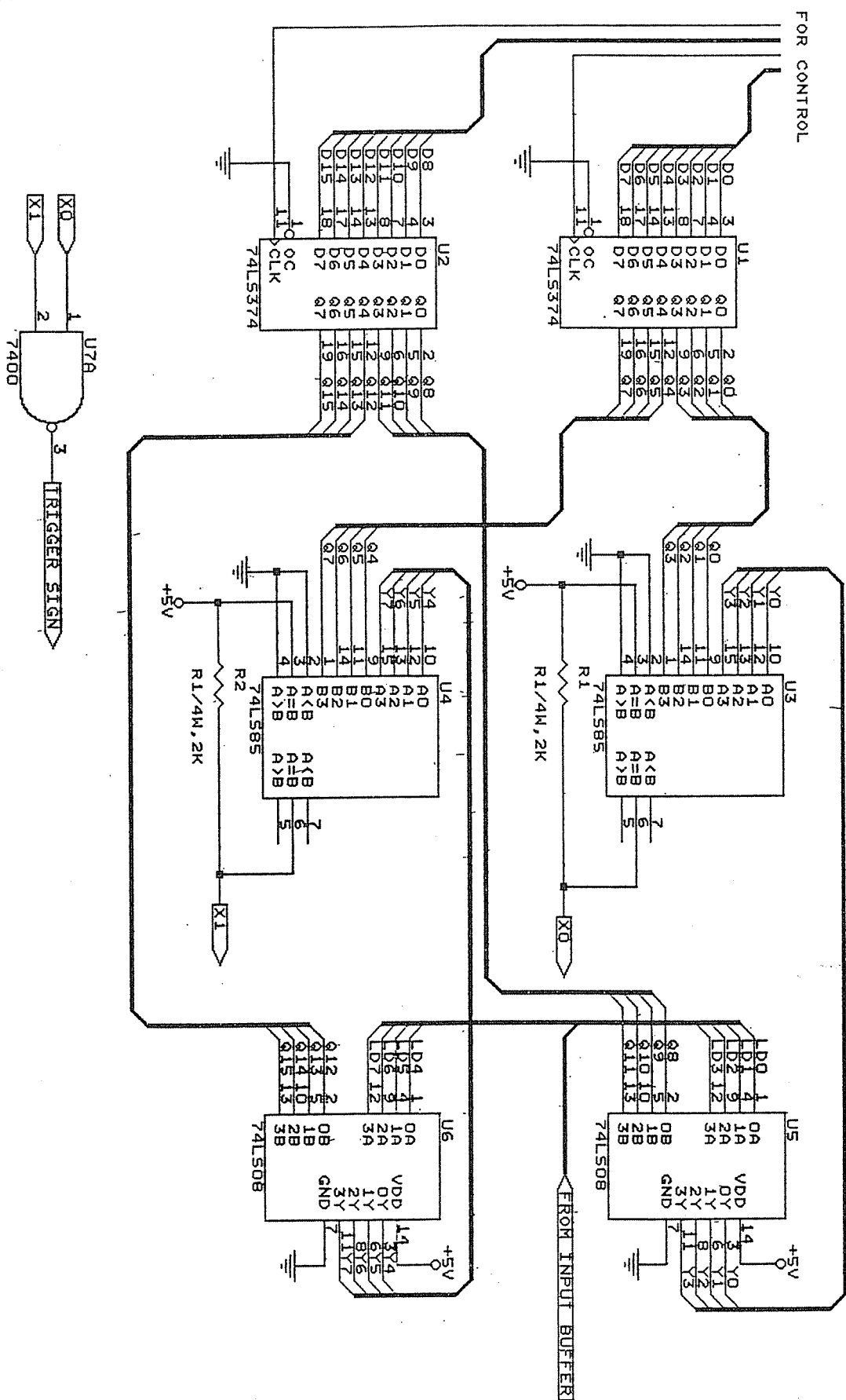


圖 3-5 8 位元觸發比較電路

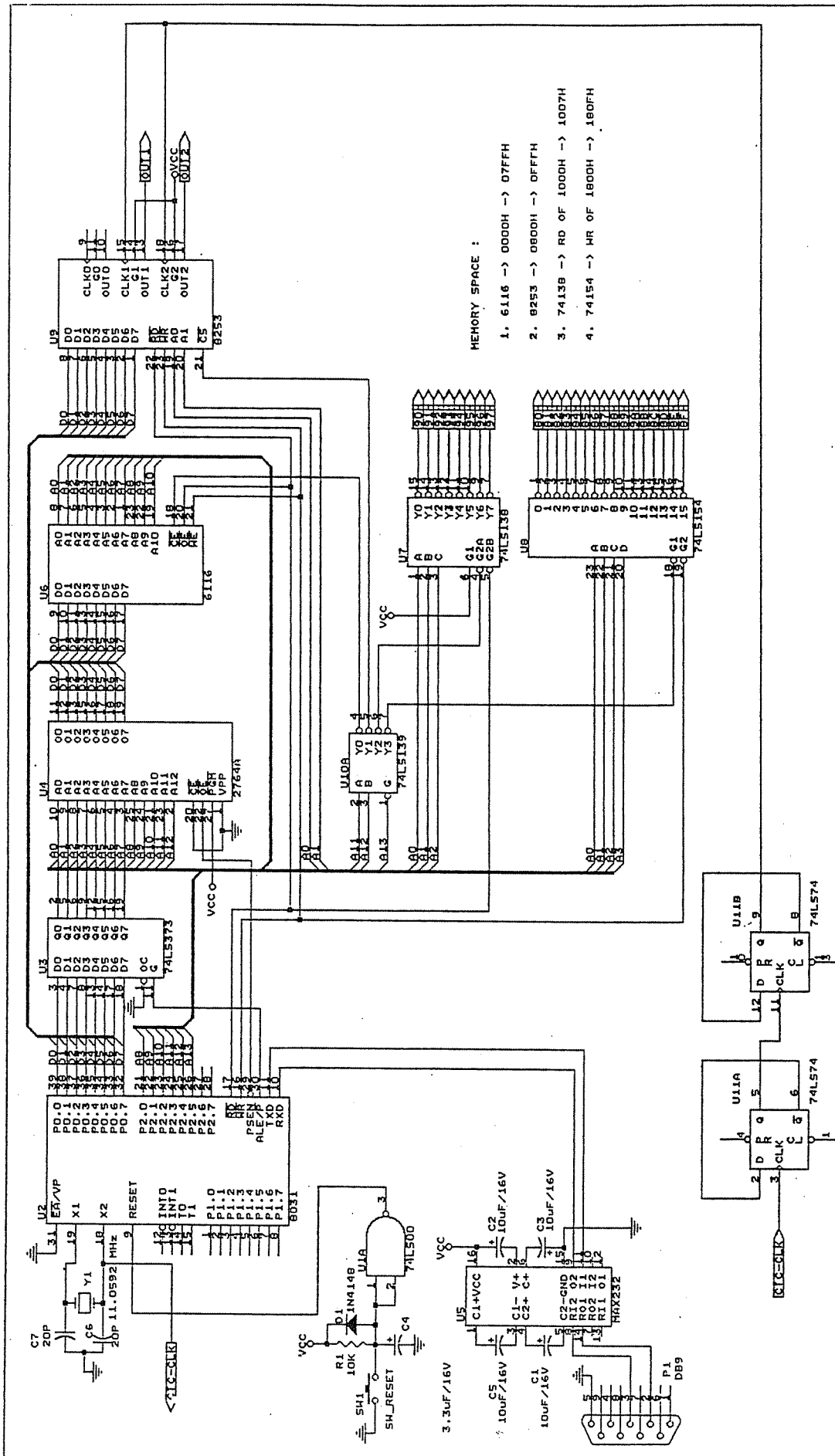


圖 3—3 控制電路

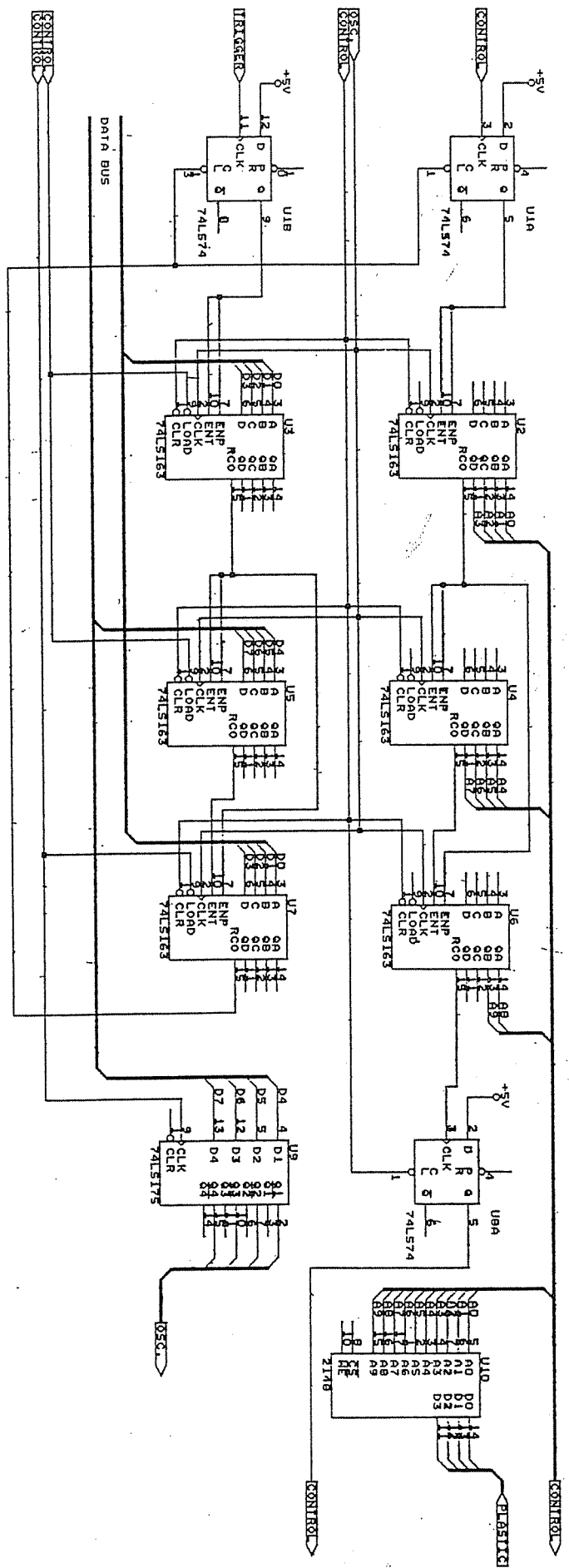


圖 3-2 高速記憶電路

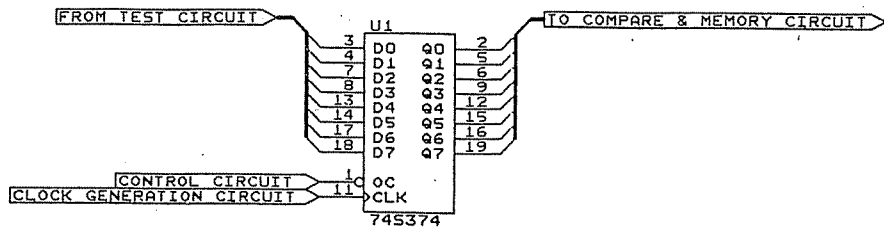


圖 3-1 8 軌之輸入整形緩衝電路

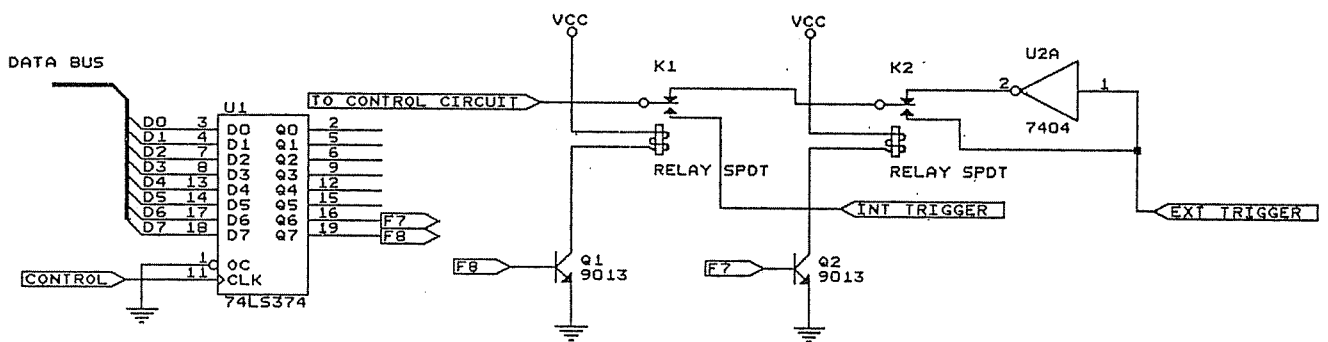


圖 3-4 觸發選擇電路

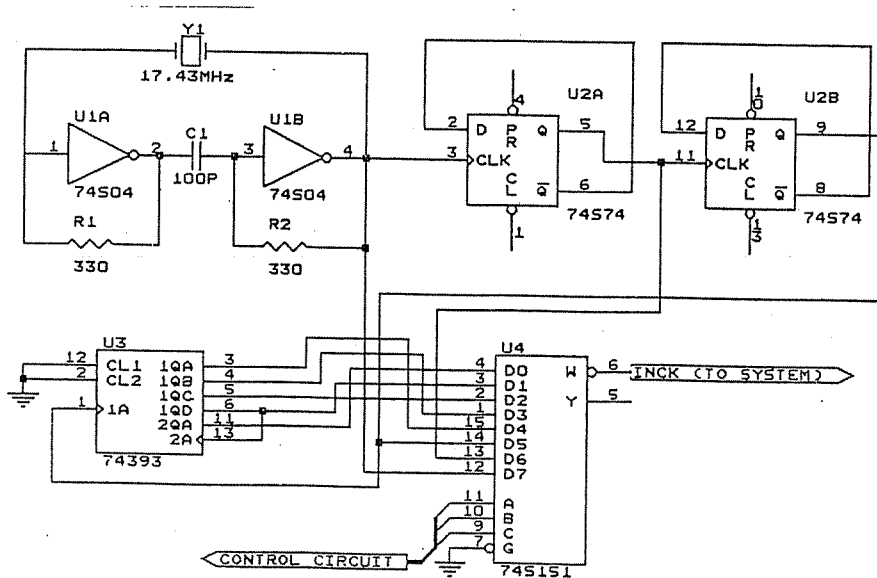


圖 3-6 振盪電路

DESIGN OF INSTRUCTION — ORIENTED LOGIC ANALYZER

Liang-Te Chang

Abstract

The main purpose of this paper is to design a whole instructive logic analyzer which can assist students solving their problems in digital system circuit. The analyzer is mainly based on microcomputer. Its functions are operated by keyboards, and all of hardware circuits are modulized. There are low cost, easy operation, high expandability, portability, easy learning appeared on its characteristics. In the paper, both hardware and software system are explicitly discussed.

Keyword: logic analyzer

